

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-244496

(43)Date of publication of application : 21.09.1993

(51)Int.Cl.

H04N 5/265

H04N 5/232

H04N 5/335

(21)Application number : 04-043870

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 28.02.1992

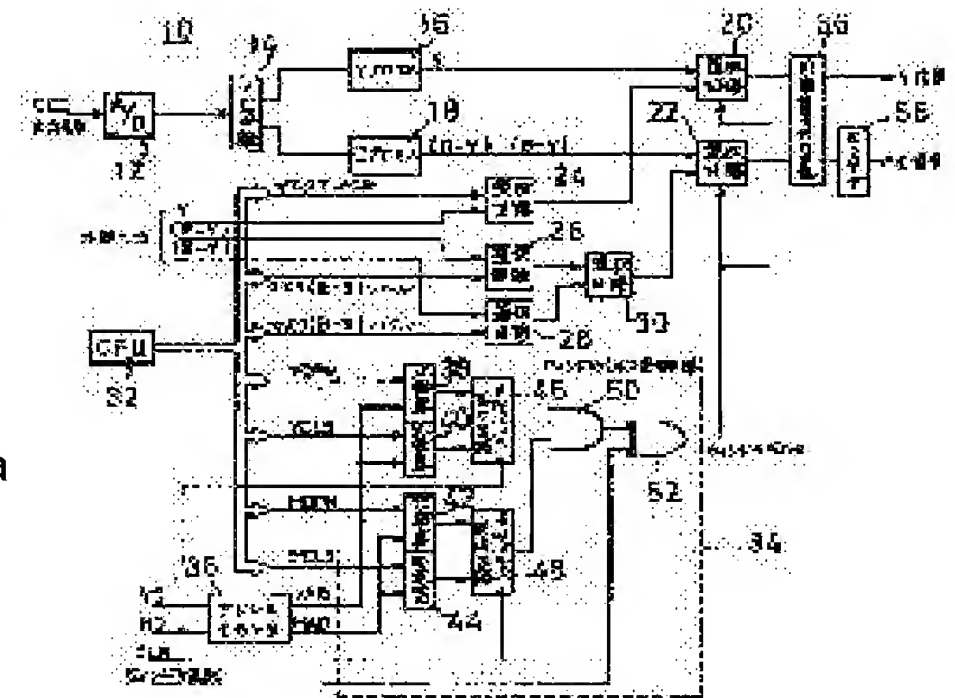
(72)Inventor : MORI YUKIO
MAENAKA AKIHIRO
MURATA HARUHIKO
KAWAKAMI KIYOTADA

(54) DIGITAL FADE CIRCUIT

(57)Abstract:

PURPOSE: To attain versatile fade processing by having only to add a simple circuit to the fade circuit.

CONSTITUTION: A CPU 32 sets a start position VOPN and an end position VCLS in the vertical direction of a window area and start position HOPN and an end position HCLS in the horizontal direction of the window area while revising them for each field. The position data are compared with a V address and an H address outputted from an address counter 36 at comparators 38-44 and then a window pulse generating circuit 34 outputs a window pulse specifying the window area and a mask area. Selection circuits 20, 22 select a mask level set by an output signal from a CCD or a proper external input from a CPU 32 in response to the window pulse.



LEGAL STATUS

[Date of request for examination] 17.06.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3081346

[Date of registration] 23.06.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平5－244496

(43) 公開日 平成 5 年 (1993) 9 月 21 日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N	5/265	7337－5 C		
	5/232	Z 9187－5 C		
	5/335	P 4228－5 C		

審査請求 未請求 請求項の数 1 (全 6 頁)

(21) 出願番号	特願平4－43870	(71) 出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通 2 丁目 18 番地
(22) 出願日	平成 4 年 (1992) 2 月 28 日	(72) 発明者	森 幸夫 大阪府守口市京阪本通 2 丁目 18 番地 三洋電機株式会社内
		(72) 発明者	前中 章弘 大阪府守口市京阪本通 2 丁目 18 番地 三洋電機株式会社内
		(72) 発明者	村田 治彦 大阪府守口市京阪本通 2 丁目 18 番地 三洋電機株式会社内
		(74) 代理人	弁理士 山田 義人

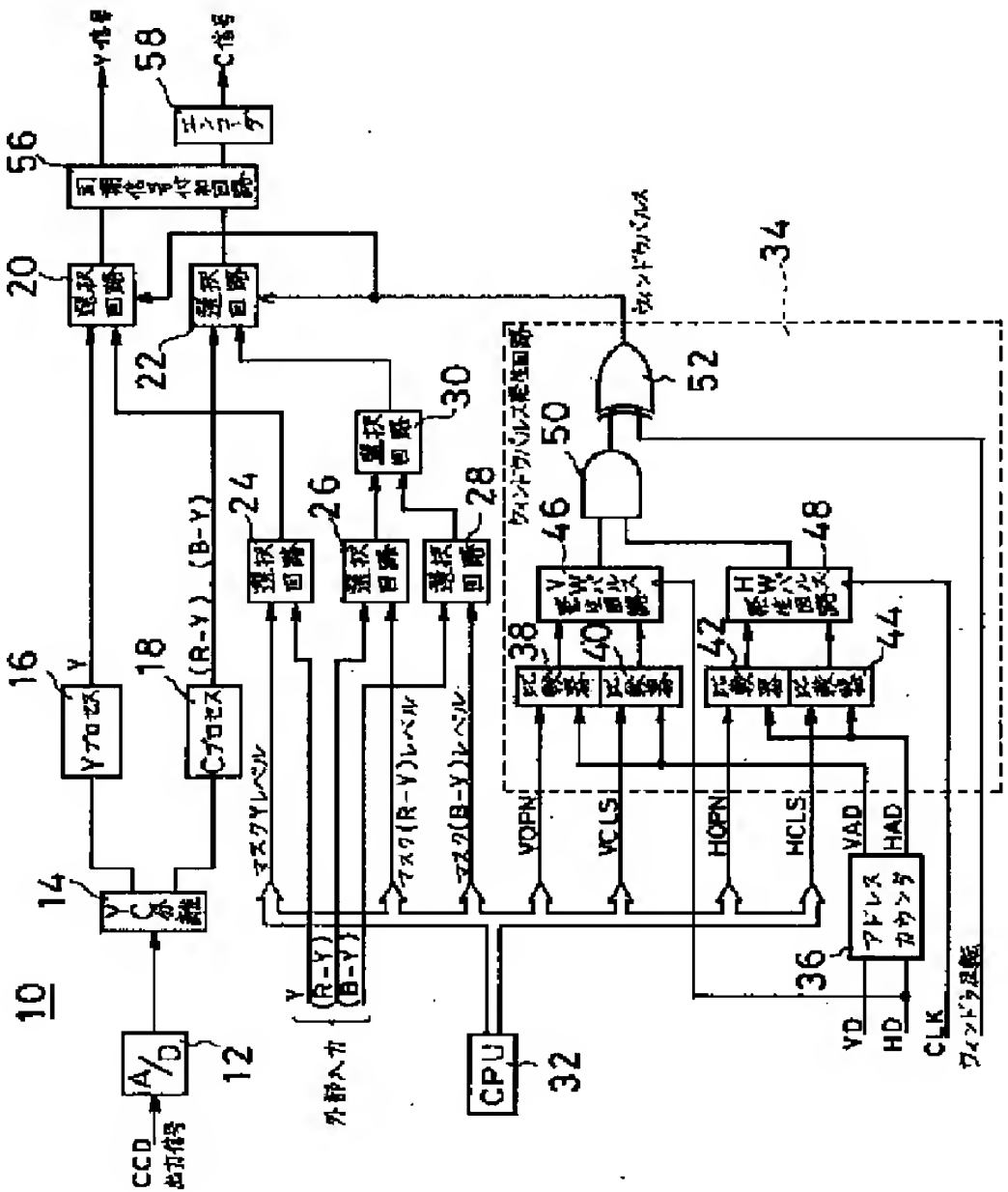
最終頁に続く

(54) 【発明の名称】 デジタルフェード回路

(57) 【要約】

【構成】 CPU 3 2 が、ウインドウ領域の垂直方向の始端位置 V O P N および終端位置 V C L S ならびに水平方向の始端位置 H O P N ならびに H C L S を、フィールド毎に変更して設定する。この位置データがアドレスカウンタ 3 6 から出力される V アドレスおよび H アドレスと比較器 3 8－4 4 で比較され、それによって、ウインドウパルス発生回路 3 4 から、ウインドウ領域およびマスク領域を規定するウインドウパルスを出力する。ウインドウパルスに応じて、選択回路 2 0 および 2 2 が、C C D からの出力信号または CPU 3 2 あるいは適当な外部入力によって設定されたマスクレベルを選択して出力する。

【効果】 簡単な回路を付加するだけで、多様なフェード処理ができる。



【特許請求の範囲】

【請求項1】画面上において方形を形成する4つの点を規定する水平方向の始端位置および終端位置ならびに垂直方向の始端位置および終端位置の少なくとも1つの位置を順次変更して設定する位置設定手段、

画面上における水平位置および垂直位置の少なくとも1つと前記位置設定手段によって設定される前記少なくとも1つの位置とを比較する比較手段、および前記比較手段の出力に応じて前記方形を形成するためのパルス信号を出力するパルス信号出力手段を備える、デジタルフ

10

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明はデジタルフェード回路に関し、特にたとえばCCDからの出力信号をA/D変換器によってデジタル信号に変換した後それを処理するビデオカメラにおけるデジタルフェード回路に関する。

【0002】

【従来の技術】従来の民生用アナログ信号処理カメラでは、フェードアウトまたはフェードインのときカメラの出力画像を徐々に白くするかあるいは白から徐々に被写体映像にする白フェードと、出力画像を徐々に黒くしあるいは黒から徐々に被写体映像にする黒フェードとがある。

20

【0003】

【発明が解決しようとする課題】ビデオカメラの普及に従って、つなぎ撮りなどのフェード処理に対してもユーザから様々な要求がある。これに対して、上述のような従来の民生用アナログ処理カメラでは、白フェードまたは黒フェードしか行うことができず、このような要求に応えられなかった。

30

【0004】それゆえに、この発明の主たる目的は、デジタル信号処理における特性を利用して、簡単に、多様なフェード処理を行うことができるデジタルフェード回路を提供することである。

【0005】

【課題を解決するための手段】この発明は、画面上において方形を形成する4つの点を規定する水平方向の始端位置および終端位置ならびに垂直方向の始端位置および終端位置の少なくとも1つの位置を順次変更して設定する位置設定手段、画面上における水平位置および垂直位置の少なくとも1つと位置設定手段によって設定される少なくとも1つの位置とを比較する比較手段、および比較手段の出力に応じて方形を形成するためのパルス信号を出力するパルス信号出力手段を備える、デジタルフェード回路である。

40

【0006】

【作用】位置設定手段によって、水平方向の始端位置および終端位置ならびに垂直方向の始端位置および終端位

50

置の少なくとも1つをたとえばフィールド毎に変更して設定する。図4に示すフェードアウトまたはフェードインの場合、位置設定手段は水平方向の始端および終端ならびに垂直方向の始端および終端の4つの位置を順次変更して設定する。図5に示すフェード処理の場合、位置設定手段は垂直方向の始端位置のみを順次変更して設定する。なぜなら、水平方向の始端および終端位置ならびに垂直方向の終端位置は変化しないからである。図6に示すフェード処理の場合には、図5とは逆に、位置設定手段は、水平方向の終端位置ならびに垂直方向の始端および終端位置は一定であるので、水平方向の始端位置だけを設定する。

【0007】このようにして設定された位置データが、比較手段によって、たとえばアドレスカウンタによって作成される画面上における水平位置および垂直位置の少なくとも1つと比較される。すなわち、図4のフェード処理の場合には、4つの位置データがすべて水平位置および垂直位置と比較され、図5または図6に示すフェード処理の場合には、1つの位置データのみが対応の垂直位置または水平位置と比較される。

【0008】そして、比較手段からの出力に応じて、たとえばVWパルス発生回路およびHWパルス発生回路とアンドゲートやイクスクルーシブオアゲートとによって、画面上における方形を規定するパルス（ウインドウパルス）を発生する。このウインドウパルス発生回路によって、YC分離回路から出力されるY信号およびC信号が、選択的に阻止されあるいは通過されることによって、フェードアウトあるいはフェードインが達成される。

【0009】

【発明の効果】この発明によれば、簡単な回路を付加するだけで、従来のアナログ信号処理カメラではできなかった多様なフェード処理を行うことができる。この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の実施例の詳細な説明から一層明らかとなろう。

【0010】

【実施例】図1に示すデジタル信号処理カメラ10は、相関2重サンプリング回路（図示せず）によってリセットノイズが除去されたCCD（図示せず）からの出力信号を受けてそれをデジタル信号（データ）に変換するA/D変換器12を含む。このA/D変換器12からのデジタル信号がYC分離回路14に与えられる。YC分離回路14からの輝度信号（Y信号）はYプロセス回路16に与えられ、色信号（C信号）はCプロセス回路18に与えられる。Yプロセス回路16によって処理されたY信号は選択回路20に与えられ、Cプロセス回路18から出力される（R-Y）信号および（B-Y）信号は選択回路22に与えられる。

【0011】選択回路20には、選択回路24の出力が

さらに与えられ、選択回路22には選択回路30の出力がさらに与えられる。選択回路24はCPU32から出力されるマスクYレベルおよび適当な外部入力から設定されるY信号のいずれかを選択して選択回路20に与える。選択回路30は選択回路26および28の出力を受ける。選択回路26にはCPU32によって設定されるマスク(R-Y)レベルおよび適当な外部入力によって与えられる(R-Y)信号のいずれかを選択して選択回路30に与え、選択回路28はCPU32によって設定されるマスク(B-Y)レベルおよび適当な外部入力によって設定される(B-Y)信号のいずれかを選択して選択回路30に与える。したがって、選択回路30は、CPU32によって設定されたマスク(R-Y)レベルまたは外部入力によって設定された(R-Y)信号もしくはCPU32によって設定されたマスク(B-Y)レベルまたは外部入力によって設定された(B-Y)信号を選択して選択回路22に与える。選択回路20および22は、それぞれ、ウインドウパルス発生回路34からのウインドウパルスによって、上側入力すなわちYプロセス回路16からのY信号およびCプロセス回路18からの(R-Y)信号および(B-Y)信号または選択回路24からのYレベルおよび選択回路30からの(R-Y)信号または(B-Y)信号を選択する。

【0012】ここで、ウインドウパルス発生回路34について詳細に説明する。このウインドウパルス発生回路34は、CPU32によって設定される位置データVOPN, VCLS, HOPNおよびHCLSをそれぞれの一方入力として受ける比較器38, 40, 42および44を含む。位置データVOPNは、図2に示すウインドウ領域の垂直方向の始端を規定する位置を示すデータであり、位置データVCLSはその垂直方向の終端を規定する位置を示すデータである。同じように、位置データHOPNおよびHCLSは、図2に示すウインドウ領域の水平方向の始端位置および終端位置をそれぞれ示すデータである。比較器38および40の他方入力としては、アドレスカウンタ36からのVアドレスが与えられ、比較器42および44の他方入力としては、アドレスカウンタ36からのHアドレスが与えられる。すなわち、アドレスカウンタ36は、垂直同期信号VDおよび水平同期信号HDを受け、それらをカウントすることによって、画面上の垂直位置および水平位置を示す上述のVアドレスおよびHアドレスを出力する。したがって、比較器38は、CPU32によって設定された垂直方向の始端位置データとアドレスカウンタ36から出力される画面上の垂直位置データ(Vアドレス)とを比較し、両者が一致したときハイレベルとなる信号を出力する。比較器40は、CPU32から与えられる垂直方向の終端位置データVCLSとアドレスカウンタ36から与えられる画面上の垂直方向の位置(Vアドレス)とを比較し、両者が一致したときハイレベルとなる信号を出力す

る。同じように、比較器42および44は、CPU32によって設定される水平方向の始端位置HOPNおよびHCLSおよびアドレスカウンタ36から出力される画面上の水平方向位置(Hアドレス)をそれぞれ比較し、両者が一致したときハイレベルとなる信号をそれぞれ出力する。

【0013】比較器38および40の出力は、VWパルス発生回路46に与えられ、比較器42および44の出力はHWパルス発生回路48に与えられる。VWパルス発生回路46は、比較器38から出力されるハイレベル信号の後縁から比較器40から出力されるハイレベル信号の後縁までハイレベルとなるVWパルス(図3)を出力するフリップフロップを含み、水平同期信号HDをそのクロック入力として受ける。また、HWパルス発生回路48は比較器42から出力されるハイレベル信号の後縁から比較器44から出力されるハイレベル信号の後縁までハイレベルとなるHWパルス(図3)を出力し、画面上の1画素に相当するクロックCLKをそのクロック入力として受ける。

【0014】このようにして図3に示すVWパルスおよびHWパルスがそれぞれVWパルス発生回路46およびHWパルス発生回路48から出力され、それがアンドゲート50に与えられる。したがって、アンドゲート50では、VWパルスおよびHWパルスをアンド処理し、図3に示すようなウインドウパルス(Wパルス)を出力する。

【0015】ただし、このアンドゲート50からのWパルスは、さらにイクスクルーシブオアゲート52に与えられる。このイクスクルーシブオアゲート52の別の入力としては、このカメラ10に設けられたウインドウ反転スイッチ(図示せず)から出力されるウインドウ反転信号が与えられる。ウインドウ反転信号は、先の位置データVOPN, VCLS, HOPNおよびHCLSによって規定されるウインドウ領域(図2)にCCD(図示せず)からの映像信号を出力するときには「0」として設定され、そのウインドウ領域にCPU32や適当な外部入力によって設定したマスクレベルを表示するとき「1」となる。すなわち、ウインドウ反転スイッチ(図示せず)が操作されると、イクスクルーシブオアゲート52からは、図3に示すWパルスの反転信号が出力され、ウインドウ反転スイッチが操作されないときにはイクスクルーシブオアゲート52から図3に示すWパルスがそのまま出力される。このようにして、ウインドウパルス発生回路34のイクスクルーシブオアゲート52からの出力は、図2に示すウインドウ領域およびマスク領域を規定する。

【0016】そして、選択回路20は、ウインドウ領域では、Yプロセス回路16から出力されるY信号を出力し、マスク領域では、選択回路24から与えられるマスクYレベルを出力する。マスクYレベルは、先に説明し

たように、CPU 32によって設定されるかあるいは適
当な外部入力によって設定される。同じように、選択回
路22は、ウインドウ領域ではCプロセス回路18から
得られる(R-Y)信号および(B-Y)信号を交互に
出力し、マスク領域では選択回路30から与えられるマ
スク(R-Y)レベルおよびマスク(B-Y)レベルを
交互に出力する。すなわち、Cプロセス回路18から
は、(R-Y)信号および(B-Y)信号が点順次に出
力されるため、選択回路30は、それに応じて、マスク
(R-Y)レベルおよびマスク(B-Y)レベルを交互
10 に出力する。

【0017】このようにして、選択回路20および22
によって、ウインドウパルス発生回路34からのWパル
スに応じて、ウインドウ領域とマスク領域との映像信号
を選択し、それが同期信号付加回路56に与えられる。
同期信号付加回路では、選択回路20および22から出
力される信号に同期信号を付加してY信号および(R-Y)
信号ならびに(B-Y)信号を出力する。ただし、
この(R-Y)信号および(B-Y)信号は、エンコー
ダ58によってC信号に変換され、出力される。

【0018】図1の実施例においては、マスクレベルは
いずれもCPU 32によって設定できるので、図2に示
すマスク領域における輝度や色調を任意に変更できる。
また、適当な外部入力を選択回路24、26および28
によって選択することによって、被写体画像をウインド
ウ領域に出力し、外部入力画像をマスク領域に出力する
こと、あるいはその逆もできる。

【0019】そして、CPU 32によって、画面上の方
形を規定する各位置VOPN、VCLS、HOPNおよ
びHCLSをフィールド毎に変更すれば、図2に示すウ
インドウ領域をフィールド毎に広げたり狭くしたりある
いは移動させることが可能である。すなわち、図4に示
すフェード処理においては、右向き矢印のフェードア
ウトの場合、フィールド順次にウインドウ領域を小さく
し、最終的にはすべてマスク領域となる。逆に、図4に
示す左向き矢印のフェードインの場合、すべてマスク領
域であった状態からフィールド順次にウインドウ領域が
大きくされる。

【0020】図5に示す場合には、CPU 32は、図2
に示す垂直方向の始端位置VOPNのみをフィールド順
次に変更して設定する。この場合には、垂直方向の終端
位置は一定でありかつ水平方向の始端および終端位置も
一定であるからである。すなわち、図5の右向き矢印で

示すフェードアウトの場合、たとえば、画面の上側から
マスク領域がフィールド順次に拡大し、やがてすべてマ
スク領域となる。図5の左向き矢印で示すフェードイン
の場合には、すべてマスク領域であった状態から、下側
から、順次ウインドウ領域が拡大される。

【0021】図6のフェード処理は、図5とは逆にCP
U 32が水平方向の始端位置HOPN(図2)のみをフ
ィールド順次に変更して設定する場合である。すなわ
ち、図6において右向き矢印で示すフェードアウトの場
合、マスク領域が左端から順次拡大され、やがてすべて
マスク領域となる。図6の左向き矢印で示すフェードイ
ンの場合には、すべてマスク領域の状態から右端からウ
インドウ領域がフィールド順次に拡大される。

【0022】このように、図1に示す実施例によれば、
CPU 32によってフィールド毎に画面上の方形を規定
する少なくとも1つの位置データを変更的に設定するこ
とによって、多様なフェードインあるいはフェードア
ウト処理を行うことができる。ただし、CPU 32からの
位置データは、必ずしも1フィールド毎に変更される必
要はなく、任意数のフィールド毎に変更されてもよいこ
とはもちろんである。

【図面の簡単な説明】

【図1】この発明の一実施例を示すブロック図である。

【図2】図1実施例におけるウインドウ領域およびマ
スク領域ならびに水平方向の始端および終端位置ならびに
垂直方向の始端および終端位置を示す図解図である。

【図3】図1実施例におけるウインドウパルス発生回路
の動作を示すタイミング図である。

【図4】図1実施例によって達成されるフェードインま
たはフェードアウトを示す図解図である。

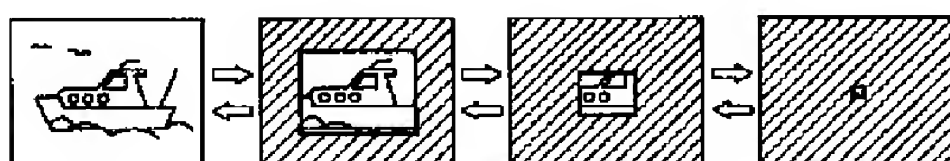
【図5】図1実施例によって達成されるフェードインま
たはフェードアウトを示す図解図である。

【図6】図1実施例によって達成されるフェードインま
たはフェードアウトを示す図解図である。

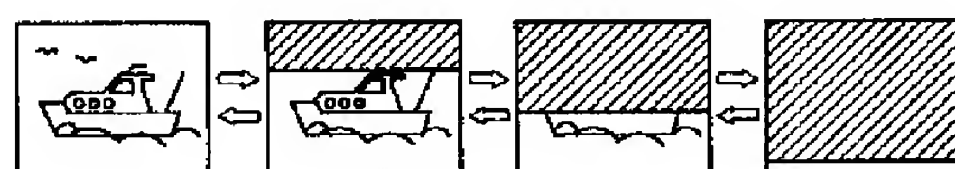
【符号の説明】

- 10 …デジタル信号処理カメラ
- 12 …A/D変換器
- 16 …Yプロセス回路
- 18 …Cプロセス回路
- 20, 22, 24, 26, 28, 30 …選択回路
- 32 …CPU
- 34 …ウインドウパルス発生回路
- 36 …アドレスカウンタ

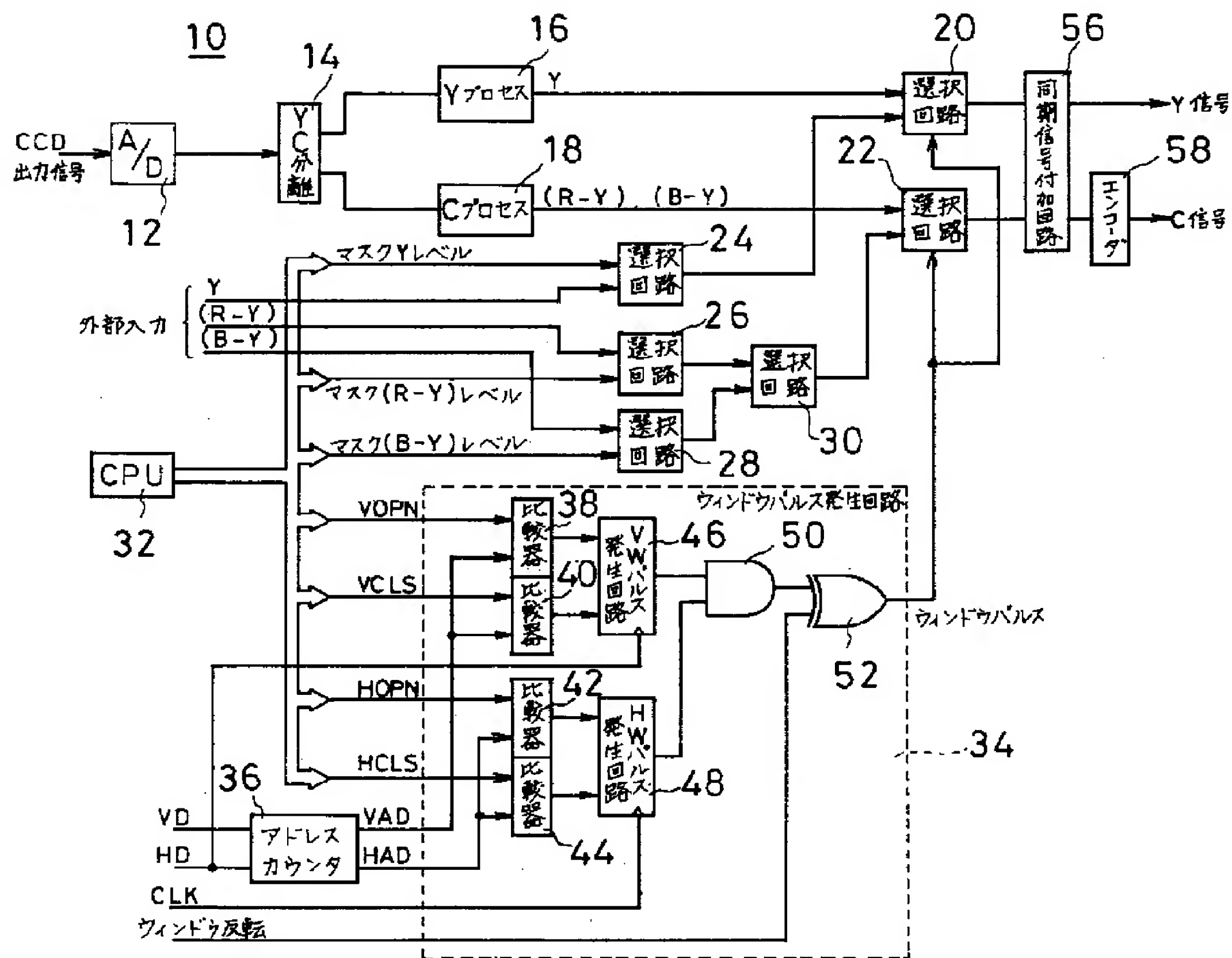
【図4】



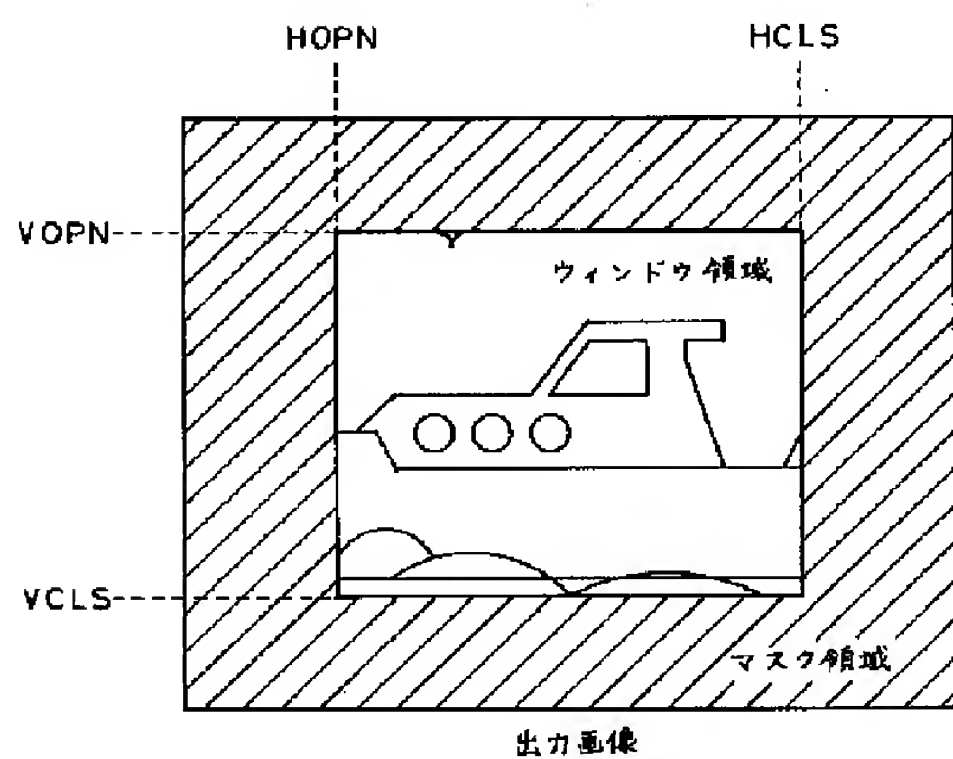
【図5】



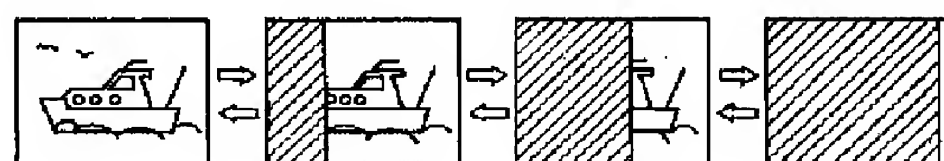
【図1】



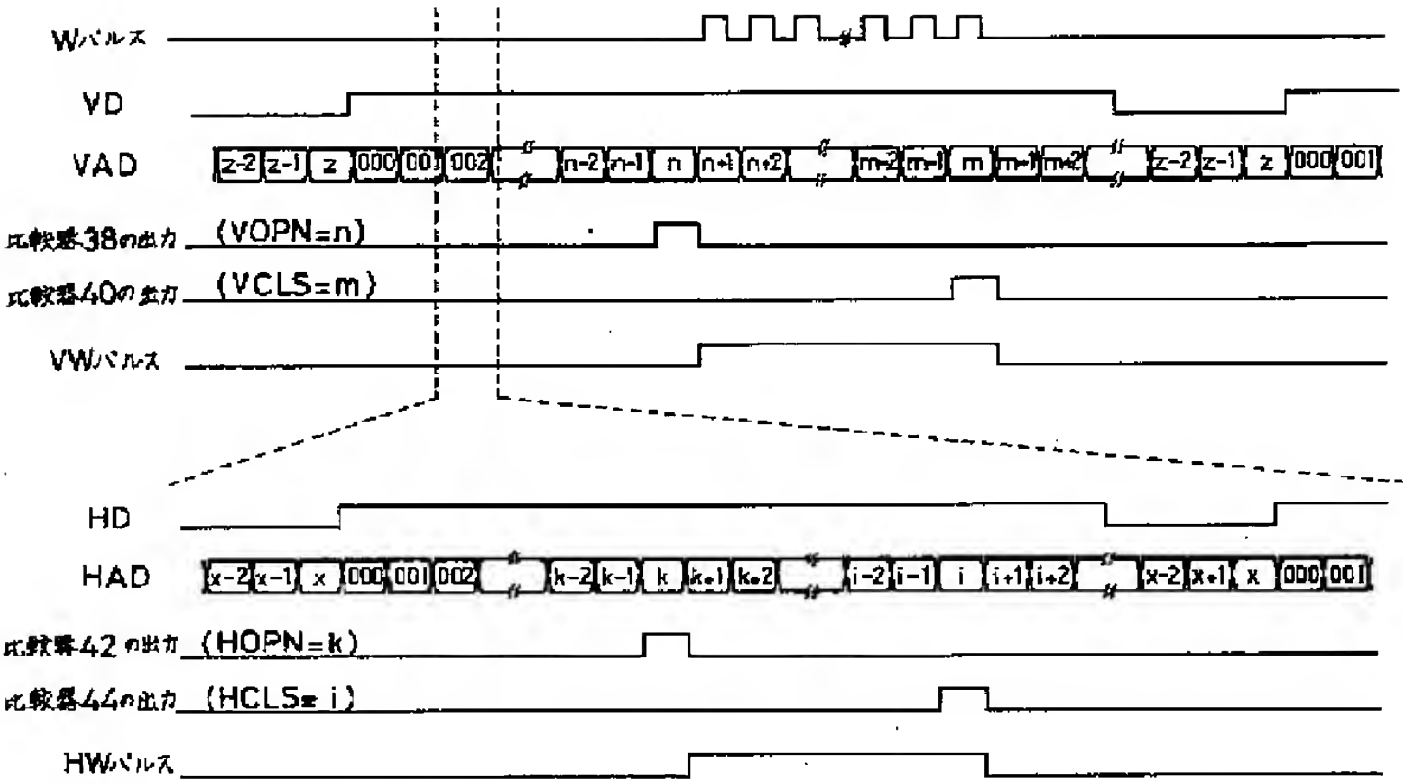
【図2】



【図6】



【図3】



フロントページの続き

(72)発明者 川上 聖肇
大阪府守口市京阪本通2丁目18番地 三洋
電機株式会社内